

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-43333

(P2001-43333A)

(43) 公開日 平成13年2月16日 (2001.2.16)

(51) Int.Cl.⁷

識別記号

F I

データコート* (参考)

G 0 6 K 19/07

G 0 6 K 19/00

N 5 B 0 3 0

審査請求 未請求 請求項の数 5 O L (全 6 頁)

(21) 出願番号

特願平11-213966

(22) 出願日

平成11年7月28日 (1999.7.28)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 奥村 健

東京都青梅市末広町2丁目9番地 株式会社
東芝青梅工場内

(74) 代理人 100058479

弁理士 鈴江 武彦 (外6名)

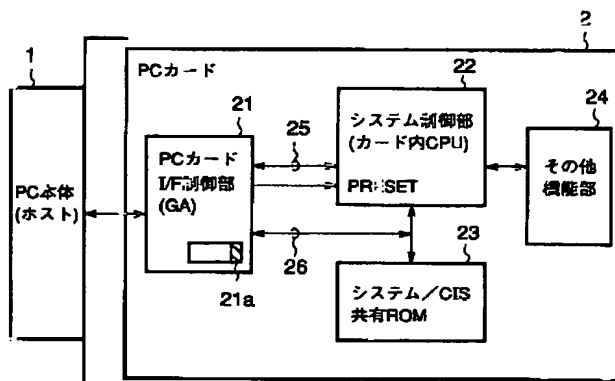
Fターム(参考) 5B035 AA05 BB09 CA11 CA29

(54) 【発明の名称】 PCカード及びPCカードのCIS格納方法

(57) 【要約】

【課題】本発明は、ROMを必要とするシステム制御部を実装したI/Oカードに於いて、システムROMと、CIS情報ROMとを一つのROMで共有して、構成の簡素化並びに実装スペースの縮小化と消費電力の低減化及びコストの低減化を図ったPCカード及びPCカードのCIS格納方法を提供することを課題とする。

【解決手段】PCカードI/F制御部21がシステム制御部22に対するリセット信号をアクティブにした状態下に於いて、PC本体1がPCカード2内のPCカードI/F制御部21を介してシステム/CIS共有ROM 23をアクセスし、CIS情報を読み込んで後、コンフィグレーションレジスタ21aの設定をメモリカードからI/Oカードのモードへ切り替えることで、PC本体1がCIS情報を読み取ったことが確認されると、PCカードI/F制御部21がシステム制御部22に対するリセット信号のアクティブ状態を解除する。



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項1】 ホスト装置との間で情報を授受するPCカードインタフェース制御部と、システムROM情報に従うプログラム処理を実行するシステム制御部とを具備してなるPCカードに於いて、

ホスト装置がCIS情報を読み込むまではCIS情報のROMアクセスを有効にし、ホスト装置がCIS情報を読み込んだ後はシステムROMアクセスを有効にするROMの切替手段を有して、CIS情報ROMとシステム情報ROMとを同一チップで共有化したことを特徴とするPCカード。

【請求項2】 ホスト装置との間で情報を授受するインタフェース制御部と、システムROM情報に従うプログラム処理を実行するシステム制御部と、

上記インタフェース制御部を介してホスト装置に読み込まれるCIS情報と、上記システムROM情報とを格納したシステム/CIS共有ROMと、

電源投入直後に上記システム制御部の動作を停止制御し、ホスト装置が上記CIS情報を読み込んだことを検知して、上記システム制御部の動作停止状態を解除し、上記システム/CIS共有ROMをCIS情報ROMからシステムROMに切替える制御手段とを具備してなることを特徴とするPCカード。

【請求項3】 ホスト装置との間で情報を授受するインタフェース制御部と、プログラム処理のためのROMを有し当該ROMのバスを外部デバイスに開放できるシステム制御部とを具備してなるPCカードに於いて、

上記ROMにCIS情報を格納し、ホスト装置からのCIS情報へのアクセス時にのみ上記システム制御部のROMのバスを開放して上記ROMに格納されたCIS情報のアクセスを可能にする制御手段を有して、CIS情報ROMとシステムROMを同一チップで共有化したことを特徴とするPCカード。

【請求項4】 ホスト装置との間で情報を授受するPCカードインタフェース制御部と、システムROM情報に従うプログラム処理を実行するシステム制御部とを具備してなるPCカードのCIS格納方法に於いて、

ホスト装置がCIS情報を読み込んだことを検知する手段と、CIS情報ROMアクセスとシステムROMアクセスとを切り替える手段とを有して、PCカードに電源が投入された直後は共有ROMをCIS情報ROMとしてのみ機能させ、ホスト装置がCIS情報を読み取った後はシステムROMとしてのみ機能させることにより、CIS情報ROMとシステムROMを同一チップで共有化したことを特徴とするPCカードのCIS格納方法。

【請求項5】 ホスト装置との間で情報を授受するインタフェース制御部と、プログラム処理のためのROMを有し当該ROMのバスを外部デバイスに開放できるシステム制御部とを具備してなるPCカードのCIS格納方

法に於いて、

上記ROMにCIS情報を格納し、ホスト装置からのCIS情報へのアクセス時にのみ上記システム制御部のROMのバスを開放し上記ROMに格納されたCIS情報のアクセスを可能にして、CIS情報ROMとシステムROMを同一チップで共有化したことを特徴とするPCカードのCIS格納方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ホスト装置との間で情報を授受するインタフェース制御部と、プログラム処理のためのROMをもつシステム制御部とを具備してなるPCカード、及びPCカードのCIS格納方法に関する。

【0002】

【従来の技術】情報処理装置に適用されるPCカードは、ICメモリカードとI/Oカードに大別される。ICメモリカードには、マスクROM、ワンタイムPROM、スタティックRAM、フラッシュメモリ等があり、I/Oカードには、データモデム、LAN、FAX/データモデム、シリコンディスク、小型HDD等がある。

【0003】これらの各PCカードは、カードの機能、名称、製造者等を示すCIS (card information structure) 情報を有している。このCIS情報はI/Oカード、メモリカードに拘わらず、メモリアクセスによってアクセス可能となっていなければならない。そのため、通常はCIS情報が書かれたメモリ (ROM、フラッシュROM等) をPCカード内に持ち、当該メモリ (CIS-ROM) はPCカードインタフェースバスに接続されることになる。

【0004】上記PCカードの挿入スロットをもつホスト側装置となるパーソナルコンピュータ本体 (PC本体) に於いては、リソース管理のためのカード制御用ソフトウェアに従い以下の処理が実行される。

【0005】先ずPCカードが挿入されたときに、デバイスドライバに知らせる。次に、デバイスドライバのコンフィグレーション用ソフトウェアからの要求を受けて、カードの属性情報 (CIS情報) を読み出す。この属性情報に基づいて、動作に必要なパソコンのメモリ空間とI/O空間の領域、割込みレベルをPCカードに割り当てる。割当ては、他の周辺装置やPCカードのシステムリソースの使用状況に応じて、ダイナミックに行う。その後、コンフィグレーション用ソフトウェアが指定する値を、PCカードコントローラLSIまたはPCカード内のレジスタに書き込む。

【0006】ここで、I/Oカードに於いて、PCカード内部に、PCカードインタフェース制御部のチップと、システム制御部のチップとを有し、かつシステム制御部に外付けのシステムROMを必要とした場合、システム制御部のローカルバスにシステムROMを接続する

ことになり、カード内に当該システムROMと前述のCIS情報ROMの二つのROMが必要となってしまう。

【0007】

【発明が解決しようとする課題】上記したように、ROMを必要とするシステム制御部を実装したI/Oカードに於いては、カード内に、システム制御部がアクセスするシステムROMと、ホスト側のPC本体によりアクセスされるCIS情報ROMとを別個に設ける必要があり、実装面、コスト面で問題があった。

【0008】本発明は上記実情に鑑みなされたもので、ROMを必要とするシステム制御部を実装したI/Oカードに於いて、システム制御部がアクセスするシステムROMと、ホスト側のPC本体によりアクセスされるCIS情報ROMとを一つのROMで共有して、構成の簡素化並びに実装スペースの縮小化と消費電力の低減化及びコストの低減化を図ったPCカード及びPCカードのCIS格納方法を提供することを目的とする。

【0009】

【課題を解決するための手段】本発明は、既存のインタフェース機能を有効に活用したもので、PCカードのCIS情報へのアクセスが限られたタイミングでのみ行われることから、システム/CIS情報に共有のROMをもち、PCカードに電源が投入(RESETのアサート)された直後は共有ROMをCIS情報ROMとしてのみ機能させ、ホストがCIS情報を完全に読み取った後はシステムROMとしてのみ機能させることの切り替えを行なうだけで2つのROMの共有化を実現したことを特徴とする。

【0010】即ち、本発明は、ホスト装置との間で情報を授受するPCカードインタフェース制御部と、システムROM情報に従うプログラム処理を実行するシステム制御部とを具備してなるPCカードに於いて、ホスト装置がCIS情報を読み込むまではCIS情報のROMアクセスを有効にし、ホスト装置がCIS情報を読み込んだ後はシステムROMアクセスを有効にするROMの切替手段を有して、CIS情報ROMとシステム情報ROMとを同一チップで共有化したことを特徴とする。

【0011】また、本発明は、ホスト装置との間で情報を授受するインタフェース制御部と、システムROM情報に従うプログラム処理を実行するシステム制御部と、上記インタフェース制御部を介してホスト装置に読み込まれるCIS情報と上記システムROM情報とを格納したシステム/CIS共有ROMと、電源投入直後に上記システム制御部の動作を停止制御しホスト装置が上記CIS情報を読み込んだことを検知して上記システム制御部の動作停止状態を解除し上記システム/CIS共有ROMをCIS情報ROMからシステムROMに切替える制御手段とを具備してなることを特徴とする。

【0012】また、本発明は、ホスト装置との間で情報を授受するインタフェース制御部と、プログラム処理の

ためのROMを有し当該ROMのバスを外部デバイスに開放できるシステム制御部とを具備してなるPCカードに於いて、上記ROMにCIS情報を格納し、ホスト装置からのCIS情報へのアクセス時にのみ上記システム制御部のROMのバスを開放して上記ROMに格納されたCIS情報のアクセスを可能にする制御手段を有して、CIS情報ROMとシステムROMを同一チップで共有化したことを特徴とする。

【0013】また、本発明は、ホスト装置との間で情報を授受するPCカードインタフェース制御部と、システムROM情報に従うプログラム処理を実行するシステム制御部とを具備してなるPCカードのCIS格納方法に於いて、ホスト装置がCIS情報を読み込んだことを検知する手段と、CIS情報ROMアクセスとシステムROMアクセスとを切り替える手段とを有して、PCカードに電源が投入された直後は共有ROMをCIS情報ROMとしてのみ機能させ、ホスト装置がCIS情報を読み取った後はシステムROMとしてのみ機能させることにより、CIS情報ROMとシステムROMを同一チップで共有化したことを特徴とする。

【0014】また、本発明は、ホスト装置との間で情報を授受するインタフェース制御部と、プログラム処理のためのROMを有し当該ROMのバスを外部デバイスに開放できるシステム制御部とを具備してなるPCカードのCIS格納方法に於いて、上記ROMにCIS情報を格納し、ホスト装置からのCIS情報へのアクセス時にのみ上記システム制御部のROMのバスを開放し上記ROMに格納されたCIS情報のアクセスを可能にして、CIS情報ROMとシステムROMを同一チップで共有化したことを特徴とする。

【0015】このように、CIS情報ROMとシステムROMを一つのROMで共有する構成とすることで、実装面積の縮小、消費電力の削減、及びコストダウンを図ることができる。尚、この際、CIS情報に必要な情報量は高々256KB以内であり、CIS情報ROMを通常のシステムROMと共有化しても実質上システムROMの容量アップにはつながらない。

【0016】

【発明の実施の形態】以下図面を参照して本発明の実施形態を説明する。

【0017】図1は本発明の第1実施形態に於けるPCカードの構成を示すブロック図である。

【0018】図中、1はホスト側の装置であり、ここではPCカードスロットをもつパーソナルコンピュータ(PC)本体としている。2は本発明に係るPCカードであり、ゲートアレイ(GA)で構成されたPCカードインタフェース(I/F)制御部21と、カード内のCPUにより実現されるシステム制御部22と、上記PCカードI/F制御部21を介してPC本体1に読み込まれるCIS情報とシステムROM情報とを格納したシス

テム／C I S共有ROM 23とを具備してなる。

【0019】21aは上記PCカードI／F制御部21に設けられたメモリモード／I／Oモードを示すレジスタ（コンフィグレーションレジスタ）であり、PC本体1により、メモリモード／I／Oモードが設定されるもので、初期状態ではメモリモードに設定される。

【0020】上記システム制御部22とその他機能部24はPCカード固有の機能も実現する。上記システム／C I S共有ROM 23は、C I S部とシステム部に分けてアドレスマッピングされている。また、24は上記した以外の他の機能部（機能ロジック）、25はカード内部のバス（I／Oバス）、26は同じくカード内部のバス（メモリバス）である。

【0021】図2は上記図1に示す第1実施形態のPCカードに於けるROMアクセス制御手順を示すフローチャートである。

【0022】ここで、上記図1及び図2を参照して本発明の第1実施形態に於ける動作を説明する。

【0023】PCカード2のホスト側装置が例えばウィンドウズPCであると想定した場合、ホスト側装置となるPC本体1からC I S情報のリード（読み出し）が行なわれるのは、PC本体1がPCカード2の装着を認識し、当該PCカード2へ動作電源が供給されて、リセット（RESET）信号のアサートが終了した後に一度のみである。これはPC本体1がPCカード2のC I S情報を、当該カードが抜かれる、若しくはPC本体1の電源が切断されるまでの間、保持しているためである。

【0024】ROMを共有化した場合、一番問題となるのは同時にアクセスできないことと、同時にアクセスがきた場合にどちらかを待たせる手段が必要なことである。しかし、PCカード2のC I S情報へのアクセスは前述したように限られたタイミングでのみアクセスされるので、PCカード2に電源が投入（RESETのアサート）された直後は、システム／C I S共有ROM 23をC I S情報ROMとしてのみ機能させ、PC本体1がC I S情報を完全に読み取った後はシステムROMとしてのみ機能させることの切り替えを行なうだけで2つのROMの共有化を実現できる。

【0025】またPC本体1がC I S情報を読み取ったことの確認手段としては、PC本体1がコンフィグレーションレジスタ21aの設定をメモリアクセスモードからI／Oアクセスモードへ切り替える、またはPC本体1からのI／Oカードアクセスが開始されること等により確認することができる。

【0026】尚、ここではPCカードI／F制御部21がシステム制御部22に対してリセットをかけた状態下に於いて、システム制御部22がシステム／C I S共有ROM 23のバス26を開放する仕様を例に示している。この際はシステム／C I S共有ROM 23をPCカ

ードI／F制御部21とワイヤードオア接続しておき（図1の内部メモリバス26接続参照）、システム／C I S共有ROM 23の制御権をPCカードI／F制御部21が握り、PCカードI／F制御部21からのメモリアクセスを共有ROMインタフェースアクセスに変換させることでROMの切替制御を実現している。

【0027】ここで、上記システム／C I S共有ROM 23の切り替え制御について図2に示すフローチャートを参照して説明する。尚、ここではPCカードI／F制御部21がシステム制御部22に対してリセットをかけた状態下に於いて、システム制御部22がシステム／C I S共有ROM 23のバス26を開放する仕様を例に示している。この際はシステム／C I S共有ROM 23をPCカードI／F制御部21とワイヤードオア接続しておき（図1の内部メモリバス26接続参照）、システム／C I S共有ROM 23の制御権をPCカードI／F制御部21が握り、PCカードI／F制御部21からのメモリアクセスを共有ROMインタフェースアクセスに変換させることでROMの切替制御を実現している。

【0028】PCカードI／F制御部21は、図2に示すように、PCカードI／F制御機能、ホスト（PC本体1）のC I S情報読み取り完了を検知する機能、及びシステム／C I S共有ROM 23を切り替える機能も持つ。

【0029】PCカード2がPC本体1のカードスロットに装着され、PCカード2に電源が投入（RESETのアサート）されると（図2ステップS1）、PCカードI／F制御部21はシステム制御部22に対するリセット信号（RESET）をアクティブにし続けて、システム制御部22が動作を開始しシステム／C I S共有ROM 23をアクセスすることを防ぐ（図2ステップS2）。

【0030】上記リセット状態下に於いて、PC本体1がPCカード2内のPCカードI／F制御部21を介してシステム／C I S共有ROM 23をアクセスし（図2ステップS3）、C I S情報をリードして（読み込んで）後、コンフィグレーションレジスタ21aの設定をメモリカードからI／Oカードのモードへ切り替えて（図2ステップS4）、PC本体1がC I S情報を読み取ったことが確認されると、PCカードI／F制御部21は上記システム制御部22に対するリセット信号（RESET）のアクティブ状態を解除して、システム／C I S共有ROM 23のアクセス権をシステム制御部22に渡し、システム制御部22のシステムROMアクセスによるプログラム処理動作を可能にする（図2ステップS5）。

【0031】尚、上記実施形態に於いては上記リセット状態下に於いて、システム制御部22がROMのバス（BUS）を開放する仕様の場合を例にとったが、上記リセット状態で、システム制御部22がROMのバス

を開放しない仕様であれば、システム制御部22のシステムROMインタフェース信号をすべてPCカードI/F制御部21に取り込み、システム/CIS共有ROM23へのアクセスは、PCカードI/F制御部21経由でのみ行ない、ホスト(PC本体1)からのメモリアクセスとシステム制御部22からのシステムROMアクセスを切り替えることでバス制御権の切り替えが可能となる。

【0032】次に図3及び図4を参照して本発明の第2実施形態を説明する。

【0033】上述した第1実施形態に於いては、ホスト(PC本体1)からCIS情報を読み終わるまでは、システム制御部22が動作できないが、システム制御部が動作中に外部デバイスに対してバスを開放できる仕様であれば、電源投入(電源オン)と同時にシステム制御部のリセット(RESET)も解除し、PCカードI/F制御部からのメモリアクセスがあった場合にのみ、外部デバイスのバスを開放させ、システム/CIS共有ROMをCIS情報ROMとしてアクセスさせることができる。従ってシステムROMとCIS情報ROMとを一つのROMで共有し、実装面積の縮小、消費電力の削減、コストダウン等を図ることができる。

【0034】この第2実施形態は上記機能を実現したもので、図3は本発明の第2実施形態に於けるPCカードの構成を示すブロック図、図4は上記図3に示す第2実施形態のPCカードに於けるROMアクセス制御手順を示すフローチャートである。

【0035】図3に於いて、1はホスト側の装置(PC本体)、2はPCカードであり、上記第1実施形態と同様に、PCカードインタフェース(I/F)制御部31、システム制御部32、及びシステム/CIS共有ROM33とを具備してなるとともに、PCカードI/F制御部31内にコンフィグレーションレジスタ31aを有し、更に、他の機能部34、カード内バス35、36等有してなる。

【0036】ここで、上記図3及び図4を参照して本発明の第2実施形態に於ける動作を説明する。

【0037】PCカード2がPC本体1のカードスロットに装着され、PCカード2に電源が投入(RESETのアサート)され、システム制御部32がシステム/CIS共有ROM33のシステムROMアクセス可能な状態で(図4ステップS11)、PCカードI/F制御部31内のコンフィグレーションレジスタ31aがメモリアクセスモードになると(図4ステップS12)、PCカードI/F制御部31はPCカードI/F制御部31へバスリクエストを出し(図4ステップS13)、システム/CIS共有ROM33のバス36をPC本体1側に切り替えて(図4ステップS14)、PC本体1のシステム/CIS共有ROM23へのアクセスによるCIS情報の読み込みを可能とする。

【0038】その後、PC本体1がPCカードI/F制御部21に設けられたコンフィグレーションレジスタ31aの設定をメモリアクセスモードからI/Oアクセスモードへ切り替えると(図4ステップS15)、PCカードI/F制御部31はシステム制御部22に対してシステム/CIS共有ROM33のバス36を開放し(図4ステップS16)、システム制御部32へのバスリクエストを終了させる(図4ステップS17)。これによりシステム制御部32は再びシステム/CIS共有ROM33をシステムROMとしてアクセスすることができる。

【0039】これにより、PC本体1は任意のタイミングでシステム/CIS共有ROM33へCIS情報を読みに行くことができ、一方、システム制御部22は、PC本体1がCIS情報を読むタイミングを除いて、システム/CIS共有ROM33をシステムROMとしてアクセスできる。従ってシステムROMとCIS情報ROMとを一つのROMで共有し、実装面積の縮小、消費電力の削減、コストダウン等を図ることができる。

【0040】

【発明の効果】上記したように本発明によれば、ROMを必要とするシステム制御部を実装したI/Oカードに於いて、システム制御部がアクセスするシステムROMと、ホスト側のPC本体によりアクセスされるCIS情報ROMとを一つのROMで共有して、構成の簡素化並びに実装スペースの縮小化と消費電力の低減化及びコストの低減化を図ったPCカード及びPCカードのCIS格納方法が提供できる。

【図面の簡単な説明】

【図1】本発明の第1実施形態に於けるPCカードの構成を示すブロック図。

【図2】上記図1に示す第1実施形態のPCカードに於けるROMアクセス制御手順を示すフローチャート。

【図3】本発明の第2実施形態に於けるPCカードの構成を示すブロック図。

【図4】上記図3に示す第2実施形態のPCカードに於けるROMアクセス制御手順を示すフローチャート。

【符号の説明】

1…パーソナルコンピュータ(PC)本体(ホスト側の装置)

2…PCカード

21…PCカードインタフェース(I/F)制御部

21c…コンフィグレーションレジスタ

22…システム制御部

23…システム/CIS共有ROM

24…その他機能部

25…カード内部のバス(I/Oバス)

26…カード内部のバス(メモリバス)

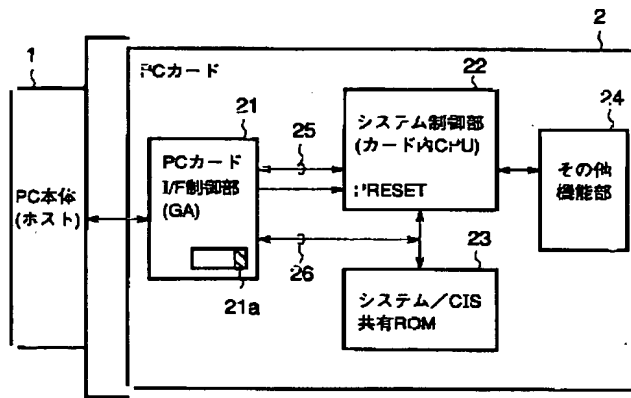
31…PCカードインタフェース(I/F)制御部

31c…コンフィグレーションレジスタ

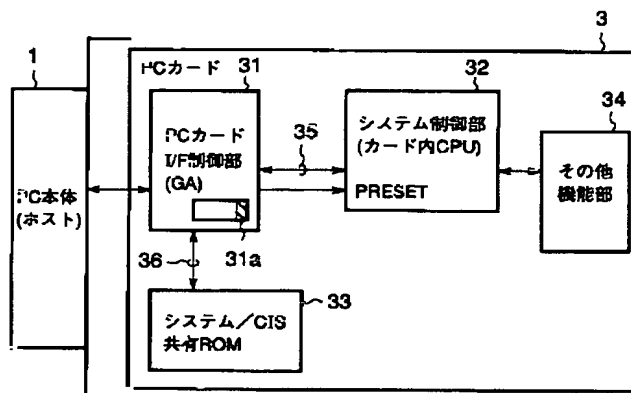
32...システム制御部
33...システム/CIS共有ROM
34...その他機能部

35...カード内部のバス
36...カード内部のバス

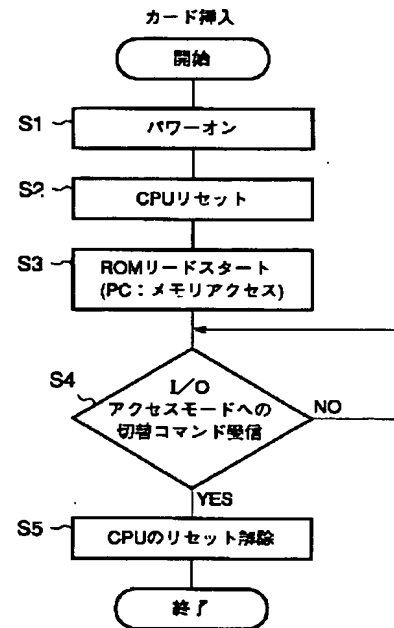
【図1】



【図3】



【図2】



【図4】

